

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-142151

(P 2 0 0 2 - 1 4 2 1 5 : 1 A)

(43) 公開日 平成14年5月17日 (2002. 5. 17)

(51) Int. Cl. ⁷

識別記号

F I

テ-マコ-ト (参考)

H04N 5/235

H04N 5/235

2H002

G03B 7/095

G03B 7/095

2H054

15/00

15/00

G 5C022

19/02

19/02

M 5C024

審査請求 未請求 請求項の数3 (全6頁) 最終頁に続く

(21) 出願番号 特願2000-337239 (P.2000-337239)

(22) 出願日 平成12年10月31日 (2000. 10. 31)

(71) 出願人 000005108 株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 西村 龍志 神奈川県横浜市戸塚区吉田町292番地

株式会社日立製作所デジタルメディア開発本部内

(72) 発明者 薄井 勉 神奈川県横浜市戸塚区吉田町292番地

株式会社日立製作所デジタルメディア開発本部内

(74) 代理人 100075096 弁理士 作田 康夫

最終頁に続く

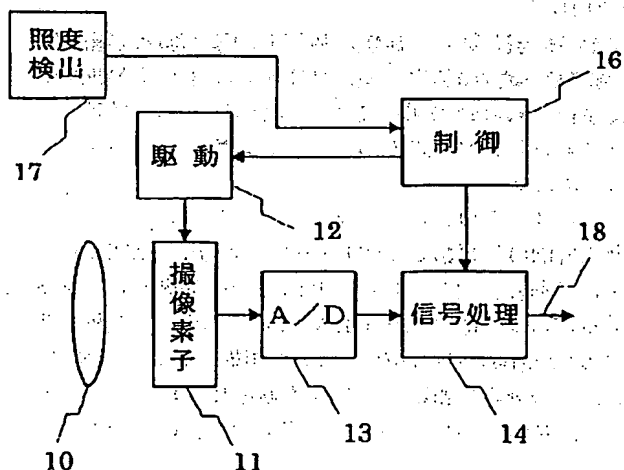
(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】高照度では高解像度で、低照度では高感度な撮像装置を提供する。

【解決手段】プログレッシブCCDを用いて画素混合読み出し、独立読み出しの選択読み出しが可能な構成とし、高照度時には独立読み出し、低照度時には混合読み出しを行う。

図1



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 光信号を電気信号に変換する複数の画素を備え、該複数の画素に蓄積した画像信号を垂直方向に混合して出力する混合読み出しと、該画像信号を画素毎に独立に読み出す独立読み出しの読み出し方法が可能な撮像素子と、

該撮像素子から出力された電気信号から映像信号を生成する信号処理手段と、

撮影環境の明るさを検出する照度検出手段と、

該照度検出手段が検出した明るさに応じて、該混合読み出しと該独立読み出しのうちのいずれか一方の読み出し方法により読み出しを行うよう、該撮像素子を制御する制御手段とを有することを特徴とする撮像装置。

【請求項2】 請求項1において、前記撮像素子に入射する光量を調整する絞り手段を備え、

前記照度検出手段は、該絞り手段の絞り値と、前記信号処理手段から出力される映像信号の平均レベルと、前記信号処理手段における信号の増幅度から前記撮影環境の明るさを検出することを特徴とする撮像装置。

【請求項3】 請求項1又は2において、前記制御手段は、前記照度検出手段が検出する明るさが所定の明るさより暗いことが検出されたときに、前記混合読み出しにより前記画素信号を読み出すよう前記撮像素子を制御し、該明るさが該所定の明るさより明るいことが検出されたときには、前記独立読み出しにより読み出しを行うよう前記撮像素子を制御することを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は撮像装置に係り、特に高解像度化と高感度化に好適な撮像装置に関する。

【0002】

【従来の技術】 従来の撮像装置において光信号を電気信号に変換するために用いる撮像素子としてCCD(Charge Coupled Device)を用いることが多い。CCDには、プログレッシブタイプのものと、インターレースタイプのものがある。

【0003】 プログレッシブタイプのCCDは、CCDの全ての画素に蓄積した信号を独立して読み出すことができる。例えば、NTSC方式対応のインターレースタイプのCCDでは、有効走査線数は480ライン強であり、CCDの垂直有効画素数もこれと同様に約480画素ある。この画素に蓄積した信号を読み出す場合、インターレース走査に対応して垂直画素数の2分の1である240ラインの信号を1フィールド期間に読み出す。この際、垂直の画素数約480から、240ラインの信号を読み出すために垂直方向に隣接する画素の信号を混合して240ラインの信号を出力する混合読み出しを用いることが多い。

【0004】 これに対し、プログレッシブCCDの場合

は、全ての画素の信号を順次読み出す。NTSC方式のテレビジョン信号を、インターレース方式のCCDと同じフィールドレートで240ラインのフィールド画像を生成するためには、1フィールドで全ライン、すなわち480ラインの信号を読み出す。

【0005】 プログレッシブCCDを用いた場合、1フィールドに全ラインの信号を出力し、インターレース方式の2倍のライン数の信号を出力できるため、解像度を向上できる。一方、画素混合を行なう場合、2画素の信号をCCD内部で加算するため、CCDから出力する信号電圧が2倍となり、低照度時の感度を向上させることができる。

【0006】

【発明が解決しようとする課題】 しかし、従来の撮像装置は、プログレッシブCCDの場合は独立読み出し方式により読み出しを行い、インターレースCCDの場合は混合読み出し方式により読み出しを行っており、プログレッシブCCDを用いた場合、解像度の点で有利である反面、感度ではインターレース方式に劣り、感度面で有利なインターレース方式は解像度の点でプログレッシブに劣るという問題があった。

【0007】 本発明の目的は、上記問題を解決し、高照度では高解像度で且つ低照度時の高感度化が可能な撮像装置を提供することにある。

【0008】

【課題を解決するための手段】 上記問題を解決するため、本発明では、プログレッシブタイプで、混合読み出しと独立読み出しの両方の読み出し方法が可能な撮像素子と、この撮像素子の出力信号を用いて、映像信号を生成する信号処理手段と、撮像装置周辺の照度を検出する照度検出手段と、撮像素子の読み出しを制御する制御手段とによって撮像装置を構成し、上記照度検出手段によって検出された照度に応じて上記撮像素子の読み出しを切り替える。

【0009】 照度検出手段は、撮像装置の周辺の明るさを検出し、明るさが充分にであるときにはプログレッシブ方式の利点を活かして撮像素子を順次独立読み出しし、高解像度の信号を出力する。照度検出手段により、暗いと判定した場合には、撮像素子の動作モードを画素混合モードに切り替える。

【0010】 上記の動作により、明るいときには独立読み出し、暗いときには混合読み出しすることにより、精細感が重要な高照度では高解像度、感度が重要な低照度では高感度が可能となる。

【0011】

【発明の実施の形態】 本発明による撮像装置の一実施形態について説明する。図1は本発明による撮像装置の構成を示すブロック図である。同図において10はレンズ、11は順次読み出し方式の撮像素子である。本実施形態において撮像素子11は、順次読み出し方式のCC

Dを用いる。12はCCDを駆動する駆動回路、13はA/D変換回路である。14は信号処理回路、16はマイコン等の制御回路である。また、17は撮像装置が撮像する周辺環境における明るさ、あるいは照度を検出する照度検出回路である。

【0012】次に本実施形態の動作について説明する。レンズ1に入射した光は撮像素子11の撮像面上に結像する。撮像素子11は、その撮像面上に2次元状に配列された複数の画素を備えており、各画素において撮像面上に結像した光信号を電気信号に変換する。

【0013】本実施形態において、撮像素子11は順次読み出し方式のCCDを用いる。この撮像素子は、全ての画素に蓄積した信号を画素毎に順次、独立に読み出し可能である。また、この撮像素子は垂直方向に隣接する画素同士の信号を撮像素子の内部で混合して出力することも可能である。この撮像素子11の構成とその動作については後述する。

【0014】撮像素子11から出力された映像信号は、A/D変換回路13によって画素毎にデジタル信号に変換される。このA/D変換の前に、アナログ信号の増幅度の調整や、公知の低雑音化処理であるCDS (Correlated Double Sampling) 処理を行っても良い。信号処理回路14は、A/D変換回路13の出力するデジタル映像信号から、所定のフォーマットの映像信号に変換して出力する。信号処理回路14が出力する信号のフォーマットは任意であるが、例えばNTSC方式のアナログテレビジョン信号や、輝度信号Yと2種の色差信号Cb、Crから構成されるデジタルビデオである。信号処理回路14の詳細な動作については後述する。

【0015】制御回路16は、照度検出手段17の検出結果に基づき、一定照度以上の場合には撮像素子の駆動を順次読み出しとし、一定照度以下になったときには画素混合読み出しを行なう。この制御の他に、撮像装置において従来から一般に行なわれている露光制御や、信号処理における画質調整用のパラメータ等の制御を行なっても良い。

【0016】次に、撮像素子11について説明する。図2は撮像素子11の構成を示す図であり、既に説明したようにプログレッシブスキャンタイプのCCDである。図2において20は画素である。なお、引き出し線は代表する1画素のみ記載し、その他の画素については省略している。22は垂直転送部、23は水平転送部、24は出力アンプである。画素20において光電変換により生成された画素信号は、転送ゲート21を介して垂直CCD 22に転送される。画素から垂直CCDへの転送動作は、垂直帰線期間中に、全画素一斉に行われる。垂直CCDに転送された画素信号は、垂直走査期間の水平帰線期間中に垂直CCD内を上方に転送され、さらに、水平走査期間中に水平CCD内を転送され、出力アンプ24で増幅された後、出力部23から順次出力される。

【0017】この撮像素子の垂直方向の信号転送は、垂直CCDのゲートに3層の駆動パルスを供給することによって行なわれる。3相構造のゲートV1、V2、V3のうち、V2ゲートには画素が接続されている。なお、図2においてV1、V2、V3の接続は、M列目の垂直CCDのみ記載し、その他の列の垂直CCDと同様の接続については省略している。

【0018】図3は、垂直CCDの信号転送のためV1、V2、V3の各ゲートに供給するパルス波形を示す図であり、HDは水平の同期信号である。この動作モードは、全ラインの信号を独立に読み出す独立読み出しモード（以下モード1）であり、水平帰線期間に垂直CCDを1段（1ライン）転送する。撮像素子の全有効画素数を出力することが可能であり、例えば有効画素数が水平720、垂直480であれば、同サイズの画像を出力できる。

【0019】上記モード1における垂直CCDの信号転送動作を説明する。時刻t1ではV2にハイレベル、V1とV3にローレベルのパルスが供給されており、このときV2ゲート下にポテンシャル井戸が形成されており、転送される信号電荷の位置はV2ゲート下となっている。以下時刻t2でV3をハイレベルとし、さらにt3でV2をローレベルとすることで、信号電荷はV3ゲート下に移動する。同様にt4からt7までの間にV1、V2、V3ゲートに所定のパルスを供給することで、信号電荷を1ラインだけ垂直CCDを移動することができる。上記の動作を垂直帰線期間毎に行なうことで、全ラインの信号を出力することができる。

【0020】図4は、図3と同様に垂直CCDの信号転送のためV1、V2、V3の各ゲートに供給するパルス波形を示す図である。この動作モードは、垂直方向に隣接するラインの信号を混合して読み出す混合読み出しモード（以下モード2）であり、水平帰線期間に垂直CCDを2段（2ライン）転送する。垂直CCDを転送された信号は、水平CCD内において隣接ラインの信号と混合される。この動作で撮像素子を駆動した場合、例えば有効画素数が水平720、垂直480のCCDであれば、水平は720画素、垂直はCCDの垂直有効画素数の2分の1に相当する垂直240画素の画像を出力できる。このような動作は、図3と同様、t1からt7までの1段転送の動作を、t7以降、繰り返すことによって実現している。

【0021】上記駆動モードによる動作時にCCDが出力する映像信号のタイミングは、垂直同期信号における1フィールド期間における有効ライン数を240とし、各モードにおける信号読み出し速度を一定とすると、有効ライン数480であるS1の1画面分の信号出力に要する時間T1は1フィールド（NTSC方式の場合、1/60秒）である。この場合、撮像素子は倍速駆動しており、表示用の出力ビデオ信号のために信号の出力速度

を1/2に変換、すなわち時間軸方向に2倍に伸張する必要がある。

【0022】同様に、上記モード2に相当する信号S2の場合、画素混合により、S1の出力ライン数の半分となり、フィールドあたり240ラインの映像信号を倍速で読み出している。このようにして倍速出力された信号をモニタに表示するため、1/2の速度に変換する。

【0023】また、画素混合のモードでは、倍速読み出しせず、撮像素子出力駆動時にプログレッシブモードの1/2としても良い。この場合、通常、モニタへの表示レートであるフィールドあたり240ラインの信号を直接出力することが可能であり、速度変換は不要である。

【0024】図1における信号処理回路14の構成を図4に示す。図4において50は輝度信号処理回路、51は色信号処理回路、52は速度変換回路、53はエンコード回路である。

【0025】輝度信号処理回路50では、マトリクス演算による輝度信号の生成、フィルタリング、ガンマ補正等の公知の処理を行う。また、色信号処理回路ではマトリクス演算による色信号RGBの生成、RGBのゲイン調整を行うホワイトバランス調整、ガンマ補正を行った後、色差信号R-Y、B-Yを生成する。

【0026】上記、輝度信号処理におけるマトリクス演算は、(1)式で表すことができる。

$$【0027】Y = \sum K_{ij} \times S_{ij} \quad (1)$$

(1)式において K_{ij} はマトリクス係数、 S_{ij} は画素信号である。(1)式は輝度信号Yに対する式であるが、RGBについても、係数 K_{ij} の値が異なるが、同様の式で表わされる。この係数 K_{ij} の値により、YRGB信号の分光特性を設定することができる。

【0028】なお、画素混合読み出し、独立読み出しの切り替えを行ったときには、各々の読み出し方式において撮像素子から出力される画素の信号の種類が変化する。図2にその構成示したCCDの場合、各画素にはM(マゼンタ)、G(緑)、C(シアン)、Y(黄色)の各フィルタが設けられており、独立読み出し時にはこれら4種類の画素が独立して読み出され、上記(1)式における S_{ij} はこれら4種類の信号となる。これに対し、画素混合読み出し時には、M+C、G+Y、G+C、M+Yの4種類の信号となる。このように、読み出し方式に応じてCCDの出力信号の種類、組成が異なるため、読み出し方式を変えたときには、それに連動してマトリクス係数 K_{ij} も変更する。

【0029】このように、画素混合読み出し時には、独立読み出し時に各画素の信号を独立に読み出すのに対して、CCD出力の時点で2画素の信号を混合して出力するので信号レベルが平均して2倍となり、感度が2倍に向上することになる。

【0030】以上のような動作により輝度信号処理回

路、色信号処理回路で生成された映像信号を、速度変換回路52で速度変換し、エンコード回路53でNTSC等、所定の信号フォーマットにエンコードして出力する。速度変換は、前記したようにCCDから出力された倍速信号を1/2の速度に変換し、NTSC等の標準のフレームレートに変換するための処理を行う。図6は、本発明において独立読み出しと混合読み出しを制御する方法を示すグラフ図である。横軸は照度、縦軸は信号レベルを表している。明るいとき、すなわち高照度時には解像度の高い映像信号を生成できる独立読み出しを行い、低い照度時には高感度が得られる混合読み出しを行う。図6では、照度Lbより高いときには独立読み出しを行い、Lb以下の照度では混合読み出しを行う。図6において、実線で示した60は絞リや露光時間(シャッタ速度)を考慮したCCDの出力信号レベルを示している。点線61はCCDの出力信号に対し、信号処理回路における増幅度を考慮した出力信号レベルを示し、撮像素子の動作モードは独立読み出しである。太い実線62は、画素混合時の出力レベルを示している。このとき、信号処理における増幅は、自動で行なうAGC(Automatic Gain Control)である。

【0032】CCDの信号出力レベルは、照度が低下すると、それに比例して低下する。照度がLbまで低下したとき、独立読み出しを継続して行なうた場合、実線60で示した直線を延長した直線で示すように、CCDの出力信号レベルはさらに低下する。これに対し、照度Lbで画素混合を行なったときには、実線60で示すように照度LbでCCD出力信号レベルが2倍となる。このとき、出力信号のレベルがほぼ一定となるよう、AGCでゲインの補正を行なう。また、このとき露光時間を変えて映像信号出力レベルの補正を行なっても良い。これにより、独立読み出しでは照度Lbから映像信号の出力レベルが低下し始めるのに対し、混合読み出しにより照度Laまで一定の出力レベルを保つことができ、感度を向上できる。

【0033】以上、説明したように、本実施形態では、低照度時には混合読み出し、高照度では独立読み出しすることにより、低照度時の高感度化と、高照度時の高解像度化を両立できる。

【0034】照度と信号量を用いて、本発明の他の実施例について説明する。

【0035】図7を用いて、本発明の他の実施例について説明する。図7は本発明による撮像装置の一実施形態の構成を示すブロック図である。図1に示したブロック図と同一の部分は同一符号を付けている。本実施形態では、照度検出手段として、絞リ60、また信号処理14が出力する信号出力の平均レベル、および信号処理14およびA/D変換回路13の信号の増幅度から、制御回路16によって撮像装置周辺の明るさを計算し、照度検出として用いるものである。信号処理回路14、制御回

路16を用いて照度検出を行なうものであり、撮像装置の構成が簡単化できる。

【0036】

【発明の効果】以上、説明したように、本発明では、低照度時には混合読み出し、高照度では独立読み出しすることにより、低照度時には高感度、高照度時の高解像度の撮像装置を提供できる。

【図面の簡単な説明】

【図1】本発明による撮像装置の一実施形態の構成を示すブロック図

【図2】CCDの構成を示す図

【図3】CCDの駆動バースタimingを示す図

【図4】CCDの駆動バースタimingを示す図

【図5】本発明における信号処理回路の構成を示すブロック図

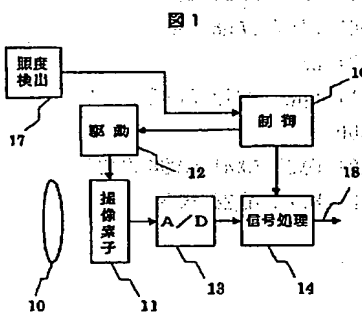
【図6】本発明における制御方法を示すグラフ図

【図7】本発明による撮像装置の一実施形態の構成を示すブロック図

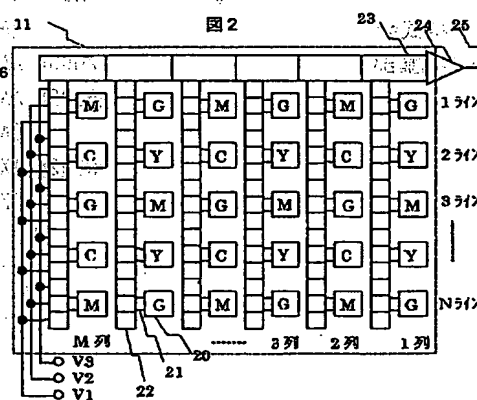
【符号の説明】

- 10…レンズ
- 11…撮像素子
- 12…駆動回路
- 13…A/D変換回路
- 14…信号処理回路
- 16…制御回路
- 17…照度検出回路
- 21…メモリ
- 10 13…A/D変換回路
- 14…信号処理回路
- 16…制御回路
- 17…照度検出回路
- 20…画素
- 22…垂直転送部
- 23…水平転送部
- 24…出力アンプ

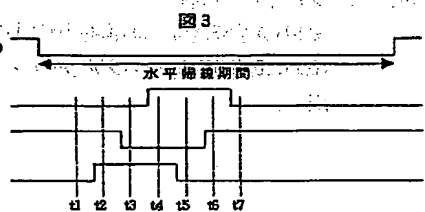
【図1】



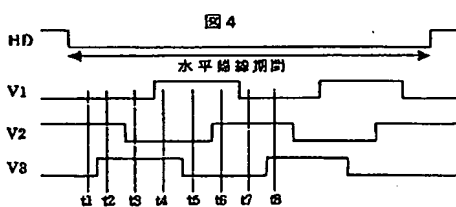
【図2】



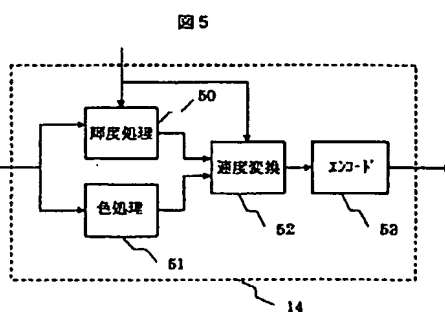
【図3】



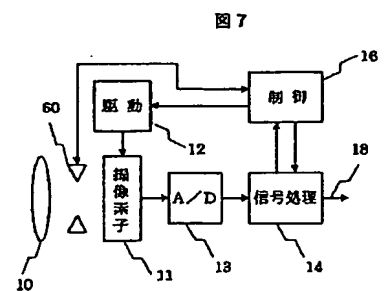
【図4】



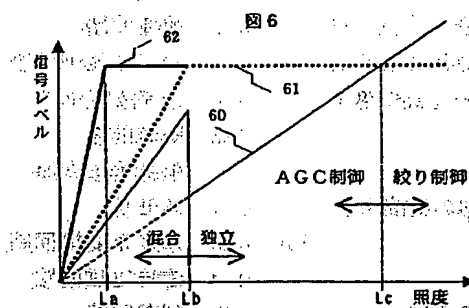
【図5】



【図7】



【図6】



フロントページの続き

(51) Int. Cl.⁷

H04N 5/335

識別記号

Fターム (参考) 2H002 AB06 DB02 DB25 EB01 FB24

H04N 5/335

P

F

(72) 発明者 大田和 久雄

茨城県ひたちなか市稲田1410番地 株式会社
日立製作所デジタルメディア製品事業部
内

Fターム (参考) 2H002 AB06 DB02 DB25 EB01 FB24

HA01 JA07 JA08 ZA01

2H054 AA01 BB11

5C022 AA11 AB04 AB12 AC42 AC69

CA00

5C024 AX01 CX37 CX41 GY04 GZ27

GZ28 HX23 HX28 HX50

BEST AVAILABLE COPY